

Japanese Laid-open U2-26229

Translation of Title of utility model

"A plasma processing apparatus"

Translation of P2 L1 ~ L10

In this kind of plasma processing apparatus, (in prior art) during the plasma etching processing, a polymer generated by a plasma polymerization or a deposited layer of reacted products is adhered on an inner surface of processing chamber and electrode etc. These raise a deterioration of etching characteristics such as an equality of the etching or the etching rate and an increase of a generation of particles, which get a yield of IC worse. So, a plasma cleaning process using Oxygen, for example, has to be operated for removing the deposited layers in order to keep inner side of the processing chamber always clean.

Translation of P3 L1 ~ L8

Besides, in a case the cleaning process operated with respect to each pre-determined number of wafer processed, since amounts of deposited layers adhered inside the processing chamber are varied by wafers' conditions, e.g. existences of resist layers or time of plasma processing, a problem is that the cleaning process is not operated at a preferred period. That is, the cleaning process is apt to operated too early to lose working time or too delayed to deteriorate a yield of IC.

Translation of P5 L15 ~ P6 L6

A transmitting window 8, which is a portion for transmitting through radiated light of plasma, is disposed on a pre-determined portion of the processing chamber and a light detecting device 9 which detects the intensity of plasma light transmitting through the window 8 and a signal processing device 10 is disposed on outer portion of this window 8, in order, facing said window 8. And said signal processing device 10 are connected to, in order, a decision circuit 11 for deciding a start - end time of cleaning process inside the processing chamber 1 using the signal from the signal processing device 10, and a cleaning control unit 12 which a decision signal from the decision circuit 11 is inputted into and controls the cleaning process inside the processing chamber 1.

⑩ 公

⑥ Int. Cl.⁷
H 01 L 21/302
21/31

識別記号
N
A
C

国特許庁(JP)

⑪ 特許出願公開

特許公報(A)

平2-224242

⑬ 整理番号

⑭ 公開 平成2年(1990)9月6日

B223-5F
B223-5F
B810-5F

審査請求 未請求 請求項の数 3 (全7頁)

⑯ 発明の名称 半導体基板処理装置

⑰ 特 願

⑱ 出 願

優先権主張 ⑲ 昭63(1988)11月21日

⑳ 発 明 者 宮 川 康 夫

㉑ 出 願 人 沖電気工業株式会社

㉒ 代 理 人 弁理士 柿本 恭 夫

260502

1989)10月5日

⑳ (JP)㉑ 特願 昭63-294114

【京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内】

【京都港区虎ノ門1丁目7番12号】

明 細 書

1. 発明の名称

半導体基板処理装置

2. 特許請求の範囲

1. 半導体基板を収容するチャンバーのチャンバー内で前記半導体基板上のエッチング処理もしくは前記チャンバ半導体基板に対する膜の堆積処理を施板処理装置において、

前記チャンバー内に形成されるポリ膜の状態を光学的に検出する検出部

前記検出部の出力に基づき前記ポリ膜の状態が許容範囲内にあるか否かう評価部とを、

設けたことを特徴とする半導体基板

2. 請求項1記載の半導体基板処理装置

前記検出部は、前記チャンバー内にする発光装置と、前記チャンバー内で前記発光の反射光を受光する受光装置と前記評価部は、前記受光装置の出力

記ポリマー或は堆積膜の特性値を算出し、その算出値が許容値内にあるか否かの判定を行う機能を有する半導体基板処理装置。

3. 請求項1記載の半導体基板処理装置において、

前記検出部は、前記チャンバー内を照らす光源と、前記チャンバー内における所定箇所の表面像を受光する受光装置とで構成し、

前記評価部は、前記受光装置の出力に基づき、前記受光した表面像と予め設定された像との比較、判定を行う画像処理機能を有する半導体基板処理装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は半導体基板処理装置、特にそのチャンバーのクリーニング時間決定に供する手段に関するものである。

(従来の技術)

従来、このような分野の技術としては、「ソリッドステートテクノロジー(Solid State Technology)」(1988-4)ベンクエル パブリ

ッシング カンパニー(Pennwell Publishing Company) P. 109-112に記載されるも
った。前記文献には半導体基板に対する処
ち、ドライエッチング プロセスに関する
記載されている。以下、その構成を説明す

二酸化ケイ素(SiO_2)膜に対するエ
グにおいて、高エッチングレートの実現及
の多結晶シリコン成は単結晶シリコンとの
比を実現するために、六フッ化イオウ(S
と三フッ化メタン(CHF_3)の混合ガス
2ステップのエッチングプロセスが有効で

この2ステップのエッチングプロセスは
混合ガス組成を変えて2段階のプラズマエ
グを施すもので、第1のステップでは高エ
グレートを実現するために SF_6 のガス組
成を高く設定する。また、第2のステップでは
の選択比を高めるために、 CHF_3 のガス
を高く設定する。第1のステップで予定の
の SiO_2 膜をエッチングし、残りを第2
ステップでエッチングすることにより、高エッ

定性に重大な影響を及ぼす。ここに、前記
スでチャンパーにクリーニングを施さない
において、エッチングレートは半導体基板約
枚終了時まで殆ど一定であり、パーティク
増加は約1000枚処理時でも0.08倍
程度という結果が得られている。これら
から、半導体基板500枚程度まではチャ
にクリーニングを施すことなく安定した運
が可能であると考えられている。

以上の $\text{SF}_6 + \text{CHF}_3$ ガスを用いたフ
エッチングの他に、六フッ化エタン(C_2
+ CHF_3)のフロロカーボン系のガスを用
ラズマエッチングも広く行なわれている。
のエッチングにおいても、同様の半導体製
装置が用いられており、そのチャンパー内
されるポリマーに起因してエッチングプロ
安定性が変動する。そして、半導体基板の
数を目安としたチャンパークリーニング時
定が広く行なわれている。

(発明が解決しようとする課題)

レート及び高選択比のエッチングが達成される。

前記エッチングプロセスは、被エッチング用半
導体基板を収容してプラズマ放電を施すチャン
パーを備えた半導体基板処理装置によって行なわれ
る。前記チャンパー内への半導体基板の供給と2
ステップエッチングとを繰り返すことにより、多
数枚の半導体基板に対する連続処理がなされる。
その際、第2のステップでは CHF_3 のガス組成
比を高く設定している。チャンパー内には C
 HF_3 に起因するフロロカーボン系のポリマーが
形成される。ところがこのポリマーは、次に繰り
返される SF_6 組成比の高い第1のステップで削
減され、ポリマー膜厚の増加によるエッチング特
性の変動が抑制される。また、ポリマーに起因し
て発生するパーティクル(微粒子)の低減も図ら
れる。

前記エッチングプロセスの安定性は、半導体基
板連続処理時におけるエッチングレートの変動と
パーティクル数の増加によって評価されるもので
あり、チャンパー内に形成されたポリマー量が安

しかしながら、上記の半導体基板処理装置を用
いた基板処理では、チャンパーのクリーニング時
期を容易かつ適切に決定できないという課題があ
った。

即ち、クリーニング時期を決定するためには、
それぞれのエッチング条件下において多数回のエ
ッチングを繰り返し、エッチングレートやパーテ
ィクル数に関する実績データを集積した後、それ
らの解析値等から基板処理枚数に基づくクリーニ
ング時期を決定せねばならず、実用上極めて困難
な上に精度上の問題もある。また、クリーニング
時期決定のために、例えば半導体基板の処理枚数
等の管理値を設定しても、管理値に対するエッチ
ング特性のばらつきに対応しきれないという問題
が残る。さらに、処理装置におけるトラブル等の
不測の事態には全く対応することができない。こ
れらの管理値からのばらつきや不測の事態を生じ
れば、半導体基板の著しい歩留り低下を来して
しまう。

本発明は、前記従来技術がもっていた課題とし

て、チャンバーの適切なクリーニング時が困難な点、及び半導体基板の歩留り低す点について解決した半導体基板処理装置するものである。

(課題を解決するための手段)

前記課題を解決するために、第1の発明は、半導体基板を収容するチャンバーを有し、チャンバー内で前記半導体基板上の膜に対するクリーニング処理もしくは前記チャンバー内で前記基板に対する膜の堆積処理を施す半導体装置において、前記チャンバー内に形成したポリマー或は堆積膜の状態を光学的に検出部と、前記検出部の出力に基づき前記ポリマー或は堆積膜の状態が許容範囲内にあるかを判定する評価部とを、設けたものである。

第2の発明では、第1の発明において、検出部は、前記チャンバー内に偏光を照射する照射装置と、前記チャンバー内で反射した前記反射光を受光する受光装置とで構成する。前記評価部は、前記受光装置の出力に

第2の発明において、発光装置がチャンバー内に偏光を照射すると、その反射光が受光される。すると、評価部では、受光装置の出力を、所定の演算を行ってその演算結果との比較、判定を行う。

第3の発明において、光源がチャンバーからすると、そのチャンバー内の表面値が受光される。評価部では、受光装置の出力を、受光した表面値と予め設定された値とを比較、判定を行う。

従って、前記課題を解決することができ、(実施例)

第1図は、本発明の第1の実施例を示す半導体基板処理装置の概略構成図である。

この半導体基板処理装置は、プラズマエッチングに用いられるもので、チャンバー1を有し、チャンバー1の内部上面及び下面に上部電極2及び下部電極3が設けられ、上部電極2は高周波電源(RF電源)4に接続されている。

ポリマー或は堆積膜の特性値を算出し、その算出値が許容値内にあるか否かの判定を行う機能を有している。

第3の発明では、第1の発明において、前記検出部は、前記チャンバー内を照らす光源と、前記チャンバー内における所定箇所の表面値を受光する受光装置とで構成する。前記評価部は、前記受光装置の出力に基づき、前記受光した表面値と予め設定された値との一致/不一致を判定する評価機能を有している。

(作用)

第1の発明によれば、以上のように半導体基板処理装置を構成したので、検出部は、チャンバー内に形成されたポリマー或は堆積膜の状態(例えば、膜厚やその物質特性)を光学的に検出してその状態を直接的及び定量的に観察する働きをする。評価部は、検出部の出力に基づき、前記状態が許容範囲内にあるか否かの判定、評価を行い、チャンバーのクリーニング時期を決定し、それを管理する働きがある。

前記チャンバー1の互いに対向する側壁には、それぞれ光透過用の窓5、6が設けられている。一方の窓5側には、例えばレーザと偏光板とからなる発光装置7が設けられ、他方の窓6側には、受光素子等で構成された光/電変換用の受光装置8が設けられている。

発光装置7及び受光装置8により、検出部が構成されている。この発光装置7及び受光装置8の相対的な位置関係は、レーザ光源から偏光板を経た偏光が上部電極2において反射し、その反射光が受光装置8に入射するように設定されている。

受光装置8の出力側には、評価部9が接続されている。評価部9は、演算回路及びメモリ等を有するコントローラで構成されている。

次に、上記構成の半導体基板処理装置を用いたSiO₂膜のプラズマエッチングについて説明する。

半導体基板10上に形成されたSiO₂膜のプラズマエッチングにおいて、C₂F₆+CHF₃等のフッ素系混合ガスがエッチングガ

スとして用いられることが多い。このエッチングに有効であるが、チャンパー1のロロカーボン系のポリマーを形成するポリマーはプラズマ状態と密接に関連し、定常状態にある場合には所定のエッチ即ち所定の均一性、選択比及び形状を与えることができる。

前記 $C_2F_6 + CHF_3$ の混合ガスをエッチングを施すに際し、まず半導体基板10の下部電極3上に設置するRF電源4によりRFパワーを上部電極2、半導体基板10の SiO_2 膜にエッチングを施す。同様の動作を繰り返す多数枚の半導体基板11に対するエッチングされる。

このエッチングプロセスにおいて、 CHF_3 ガスを用いることによりチャンパー1内の上部電極2を含む内壁面にはポリマーが形成される。このポリマーの形成状態を観察する受光装置7から偏光を生ぜしめ、窓5を

評価することによって行なうことができる。上記の受光装置7及び受光装置8に一つの観察は、例えば個々の半導体基板のエッチング終了後、プラズマ放電が基板搬送時毎に繰り返して実施されるプラズマ放電の影響を受けずに再現性を観察することができる。

このように本実施例では、ポリマーを定量的に観察することにより、チャンパー1のクリーニング時期を決定するので、的確に下すことができる。また、エッチング時に把握できるので、そのばらつきを小さく抑えられると共に、装置トラブルにも的確に対応できる。さらに、半導体基板10の搬送時に観察するので、エッチングに悪影響を与えず、工程を進捗させることができる。

第2図(a)、(b)は、本発明の例を示す半導体基板処理装置の概略図。第1図中の要素と共通の要素には共通

エッチングにポリマーが形成され、その反射光が窓6を経て受光装置8に入射する。受光装置8は入射した偏光の情報を評価部9に伝え、評価部9はその情報からポリマーの膜厚及び屈折率の値を算出する。これにより、ポリマーの膜厚や物質特性等を知ることができる。

前記評価部9には、所定のエッチング特性を保持できるポリマー膜厚及び屈折率の許容値が予め記憶されており、エッチング毎に算出された膜厚及び屈折率がこの許容値内にあるか否かをチェックする。算出値が許容値を超えたときにはアラームを発してチャンパー1のクリーニング時間を知らせたり、もしくはクリーニングの実施及びクリーニング後の慣らし放電を実施するようにプログラムされている。

前記ポリマー膜厚及び屈折率の許容値の設定は、電極温度の変動及び窒素や酸素の混入等、半導体基板10の連続処理中に想定される現象がエッチング特性及びポリマー状態に与える影響を事前に

されている。なお、第2図(a)は上部電極2を観察する図、第2図(b)は下部電極3を観察する図である。

この半導体基板処理装置は、第1の実施例と同様に、プラズマエッチングに用いられるもので、チャンパー1、上部電極2、下部電極3、RF電源4、及び窓5、6を備えている。

一方の窓5側には、チャンパー1内を照らすための光源7Aが設けられ、他方の窓6側には、受光装置8Aが設けられている。受光装置8Aは、光源7Aによって照らされた上部電極2や下部電極3等の表面像を受光するもので、その表面像を結像するための光学系11と、光/電変換機能を有するCCD(荷電結合素子)型固体撮像素子等の光センサ12とを、備えている。

光センサ12の出力側には、画像処理装置やCRT等で構成される評価部9Aが接続されている。

この半導体基板処理装置では、第1の実施例と同様に、半導体基板10に対するプラズマエ

ッチングにポリマーが形成され、その反射光が窓6を経て受光装置8に入射する。受光装置8は入射した偏光の情報を評価部9に伝え、評価部9はその情報からポリマーの膜厚及び屈折率の値を算出する。これにより、ポリマーの膜厚や物質特性等を知ることができる。

前記評価部9には、所定のエッチング特性を保持できるポリマー膜厚及び屈折率の許容値が予め記憶されており、エッチング毎に算出された膜厚及び屈折率がこの許容値内にあるか否かをチェックする。算出値が許容値を超えたときにはアラームを発してチャンパー1のクリーニング時間を知らせたり、もしくはクリーニングの実施及びクリーニング後の慣らし放電を実施するようにプログラムされている。

前記ポリマー膜厚及び屈折率の許容値の設定は、電極温度の変動及び窒素や酸素の混入等、半導体基板10の連続処理中に想定される現象がエッチング特性及びポリマー状態に与える影響を事前に

ッチングが行われる。

チャンバー1内に形成されたポリマー膜を観察する場合、RF電源4を印加し例えば半導体基板1の搬送時に行なう。

即ち、第2図(a)に示すように、光5より、窓5を透して上部電極2を照らす上部電極2の表面像が、窓6及び光字系として光センサ12に結像される。光センサ入射光を電気信号に変換して評価部9A。評価部9Aでは、光センサ12の出力は像処理を行い、観察された上部電極2のCRT等に表示する。

この評価部9Aには、クリーニング場合の上部電極2の複数の表面像が予め記憶されている。評価部9Aは、観察された表面像と記憶された表面像とを比較し、観察された表面像が記憶された表面像の一つと一致したアラームを発してチャンバー1のクリーニング期を知らせたり、あるいはクリーニング後クリーニング後の値らし放電を実施す

仰する。

従って、第1の実施例とはほぼ同様に、ポリマーの膜厚及び屈折率等を直接的及び定量的に観察してチャンバークリーニング時期の的確な管理が行える。しかも、第1の実施例では、発光装置7が例えばレーザ及び偏光板で構成されているので、装置が大型化するおそれがあるが、この第2図(a)の実施例では、単なる照明用の光源7Aを用いればよいので、装置の小型化が図れる。

第2図(a)では、上部電極2の表面を観察することにより、チャンバークリーニング時期を決定しているが、第2図(b)に示すように、光字系11及び光センサ12の光軸を変える等して、下部電極3の表面を観察することにより、チャンバークリーニング時期を決定することも可能である。同様にして、上部電極2及び下部電極3以外の箇所の観察も可能である。

従って、第1の実施例では、ポリマー観察を一面所でのみ行うので、チャンバークリーニング時期を必ずしも的確に決定できるとはかぎらないが、

この第2の実施例では、より広範な領域を観察が可能となる。

なお、本発明は図示の実施例に限定された変形が可能である。その変形例としては次のようなものがある。

(1) 第1図では、発光装置7からの上部電極2に照射し、上部電極2上のポリマーを照射するものとしたが、第2図で説明した半導体基板1が設置される下部電極3にチャンバー1内壁においてポリマーを観察してもよい。このようにしても、チャンバークリーニング時期を決定することができ

(2) 第1図の発光装置7はレーザとら成るものとしたが、これに限らず偏光するならば、如何なる構成としてもよい。光装置7及び受光装置8は、エリブソメによって構成することもできる。

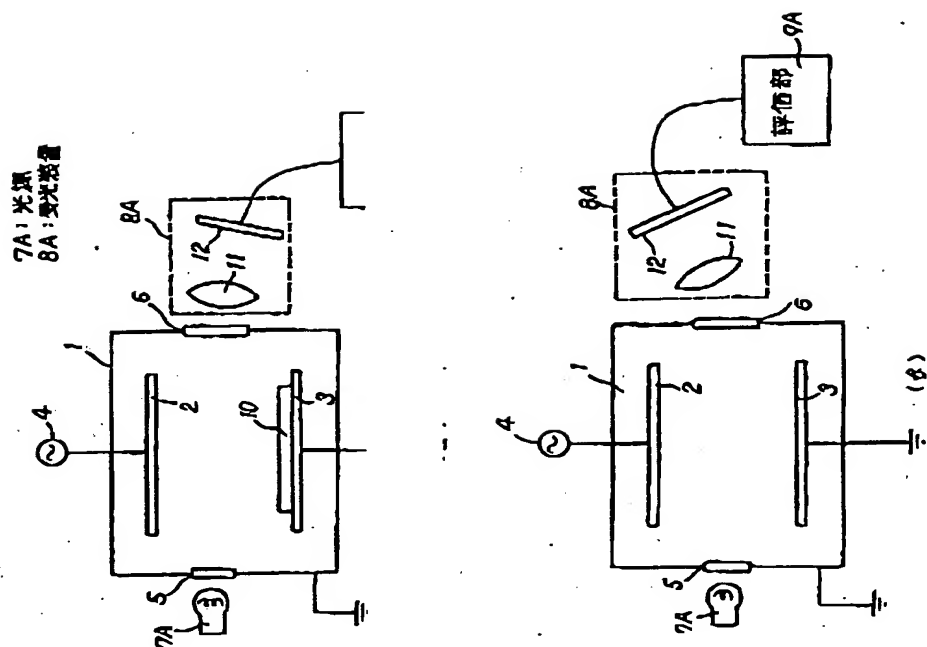
(3) 被エッチング膜はSiO₂膜のされるものではなく、エッチングガスも+CHF₃のみに限定されない。例えば

+CHF₃やSF₆+五フッ化塩化エタン(C₂F₅)等の比較的ポリマーが形成されにくいガスを用いたエッチングに対しても、上記実施例を適用できる。

(4) 上記実施例では、半導体基板処理装置としてエッチング装置について説明したが、本発明は化学的気相堆積法(CVD法)等における堆積装置としての半導体基板処理装置にも適用可能である。即ち、堆積装置の場合にはチャンバー内に堆積膜が形成されるが、この堆積膜に対しエッチングのポリマーと同様の扱いを施すことにより、第1図または第2図とはほぼ同様の装置を利用することができる。

(発明の効果)

以上詳細に説明したように、第1、第2の発明によれば、ポリマー或は堆積膜の状態を光学的に検出する検出部と、前記状態を評価する評価部とを設けたので、チャンバー内に形成されたポリマー或は堆積膜の膜厚やその物質特性等を直接的及び定量的に観察することができる。これにより、



第2の実施例の半導体基板上処理装置

圖 2 解

特 開 平 2-224242 (6)

チャンネルのクリーニング周期に対する期間が短くかつ容易に下せるようになり、しかもエッチング液は処理特性のばらつきを低減抑制し、かつ埃量トラップ等の不潔現象にも的確に対応することができ、また、スルーアットに低影響を与えず、工程を効率的に進行させることも可能となる。従って、半導体基板の処理工程における著しい効率化と歩留り向上が達成できる。

第 2 の発明では、発光装置の発光によりチャンネル内を照射しているのに対し、第 3 の発明では、導に光線を用いてチャンネル内を照らしている。そのため、第 3 の発明では、小型で、より簡単な装置構成となり、より広範な領域のポリマー膜は増設膜の増設を待てることである。

4. 図面の簡単な説明

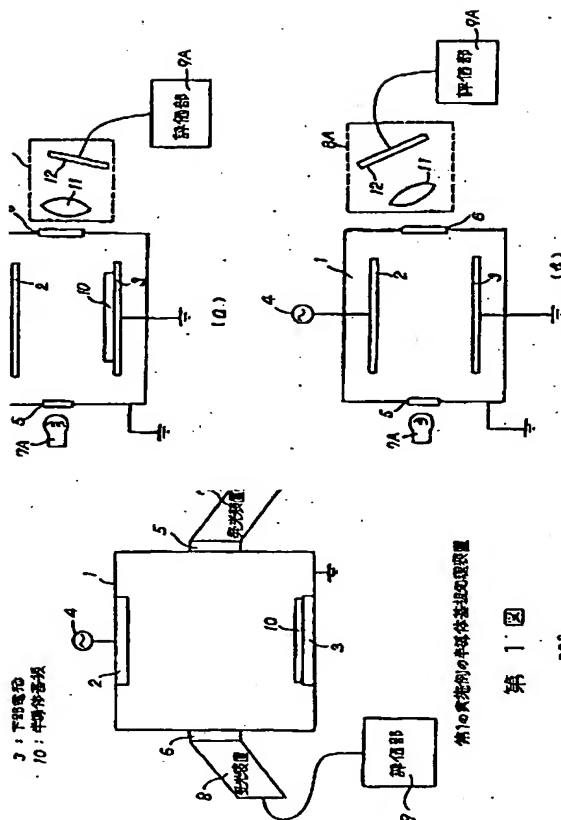
第 1 図は本発明の第 1 の実施例を示す半導体基板処理装置の構成図、第 2 図 (a)、(b) は本発明の第 2 の実施例を示す半導体基板処理装置の構成図である。

1チャンネル、2上部電極、3下部

電極、7発光装置、7 A光線、8、8 A発光装置、9、9 A評価部、10半導体基板。

出 発 人 神 電 気 工 業 株 式 有 限 公 司
代 理 人 神 電 気 工 業 株 式 有 限 公 司

7 A : 光線



第 1 図

第 2 図